

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2002134544
PUBLICATION DATE : 10-05-02

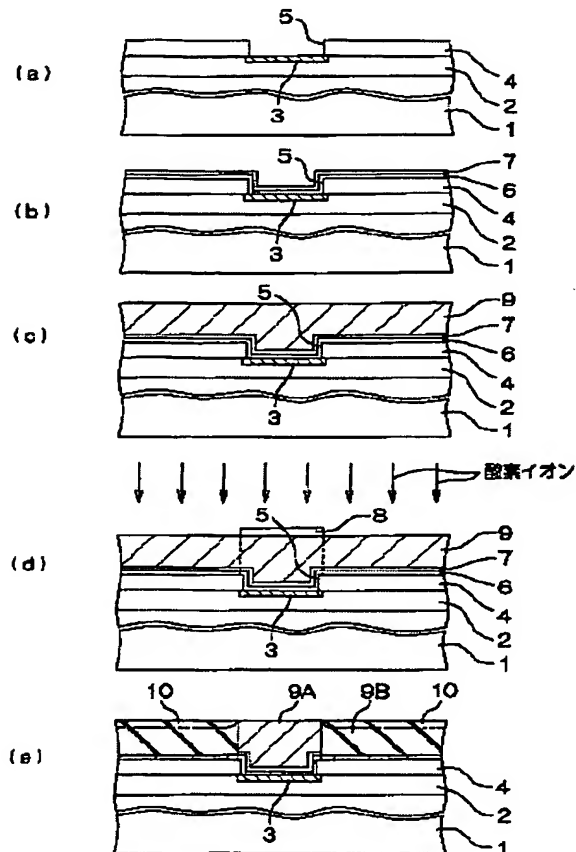
APPLICATION DATE : 24-10-00
APPLICATION NUMBER : 2000323640

APPLICANT : ROHM CO LTD;

INVENTOR : KOBORI YOSHIMICHI;

INT.CL. : H01L 21/60

TITLE : METHOD OF FABRICATING
SEMICONDUCTOR DEVICE, AND
SEMICONDUCTOR DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a fabrication method of a semiconductor device by which a metal electrode portion can be efficiently formed.

SOLUTION: A metal film 9 is formed on a semiconductor substrate 1. A resist film 8 is formed which selectively covers a fixed region on the metal film 9A as a mask film. The metal film 9 is changed into an insulation oxide film in an area not covered with the resist film 8 by carrying out implantation of oxygen ion using the resist film 8 as a mask. Thus, a metal electrode portion 9A surrounded with an oxide film layer 9B is formed.

COPYRIGHT: (C)2002,JPO

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the manufacture method of a semiconductor device of having the metal-electrode section on a front face, and such a semiconductor device.

[0002]

[Description of the Prior Art] When pile up semiconductor chips, and joining or carrying out flip chip bonding of the semiconductor chip on a substrate, the semiconductor chip which has a bump as the metal-electrode section is used for a front face. At the process which forms a bump on the semiconductor substrate used as the basis of a semiconductor chip, as shown in drawing 3, a silicon nitride film 51 is formed on the semiconductor substrate 50, and opening 53 is formed in a silicon nitride film 51 in the position corresponding to the pad section 52 of the internal wiring connected to the internal circuitry (drawing 3 (a)). And the laminating of the barrier metal film 54 and the seed film 55 is carried out to order on the front face of the semiconductor substrate 50 of this state (drawing 3 (b)). furthermore, the resist film 56 carries out pattern formation by the photolithography -- having -- this state -- gold -- moreover -- ** -- copper plating is performed (drawing 3 (c)) The opening 57 adjusted in opening 53 is formed in the resist film 56, and a bump 58 will be formed on the pad section 52 like a plater. Then, the resist film 56 is exfoliated and the semiconductor device which has the bump 58 who upheaved from the front face is obtained by removing the garbage of the barrier metal film 54 and the seed film 55 by etching (drawing 3 (d)).

[0003]

[Problem(s) to be Solved by the Invention] A bump 58 protecting the pad section 52, the function to make connection with other semiconductor chips etc. good is borne, and the thickness of about at least 10-15 micrometers is needed from the front face of a silicon nitride film 51 for realization of such a function. Therefore, it is made to form the resist film 56 in about 20-micrometer thickness thickly at a bump's above formation processes.

[0004] However, the exposure processing in a photoresist process takes a long time, and there is a problem that productive efficiency is checked for the reason in patterning of such a thick resist film 56. That is, since the thickness of the usual resist film used for patterning of the thin film for forming the internal structure of a semiconductor device is 1-2 micrometers, as compared with such a case, the about 10 times as many exposure time as this is needed. Moreover, with the above-mentioned conventional technology, the etching removal process of the garbage of the seed film 55 and the barrier metal film 54 was required after ablation of the resist film 56, and there were many processes, therefore improvement in productive efficiency was checked.

[0005] Then, the purpose of this invention is offering the manufacture method of a semiconductor device an above-mentioned technical technical problem's being solved, the metal-electrode section's being formed efficiently, and it being able to ** to improvement in productive efficiency by this. Moreover, other purposes of this invention are offering the semiconductor device which can form the metal-electrode section efficiently.

[0006]

[A The means for solving a technical problem and an effect of the invention] Invention according to claim 1 for attaining the above-mentioned purpose By performing oxidation treatment to the exposure front face of a semiconductor substrate in which the process which forms a wrap mask film alternatively, and the above-mentioned mask film were formed in the process which forms a metal membrane on a semiconductor substrate, and the predetermined field on this metal membrane It is the manufacture method of the semiconductor device characterized by including the oxidization process which changes the portion exposed from the above-mentioned mask film of the above-mentioned metal membrane to an insulating oxide.

[0007] According to this invention, the metal membrane of a field which has exposed the mask film formed on the metal membrane from the mask film by oxidation treatment used as the mask

oxidizes alternatively. By this, a metal membrane will remain in the bottom of a mask film, it will be close to the circumference, and an insulating oxide layer will be formed. Therefore, the metal membrane under a mask film can be used as a metal electrode. A mask film may be a resist film as indicated to the claim 2. When a resist film is used independently, the thickness of this resist film should just be chosen so that it can be equal to oxidation treatment in Mr. Fukashi of the metal membrane concerned from the front face of a metal membrane. Specifically, if the thickness of a metal membrane is 10-15 micrometers, the thickness of a resist film should just be about 5 micrometers.

[0008] Moreover, a mask film may contain the insulator layer which consists of an oxide or a nitride, as indicated to the claim 3. That is, for example, an insulator layer is formed on a metal membrane and it may be made to carry out the laminating of the resist film on it. Thereby, oxidization of the metal membrane [directly under] of the mask film in an oxidization process can be prevented certainly. Moreover, there is also an advantage that thickness of a resist film can be made still thinner. That is, thickness of a resist film can be set to 5000Å - about 1 micrometer. This resist film can be made to serve a double purpose as a mask at the time of carrying out patterning of the insulator layer to a mask pattern.

[0009] Thus, according to this invention, it becomes possible to form a metal membrane locally on a semiconductor substrate using the mask film which consists of a thin resist film etc., and this metal membrane formed locally can be used as a metal electrode. Since it is lost by this that exposure processing of a resist film takes a long time, the duration of the formation process of a metal electrode can be shortened and it can contribute to improvement in the productive efficiency of a semiconductor device. Gold or copper can be used for a metal membrane as the material, and the galvanizing method (electrolysis plating or electroless plating) can be applied to the formation. Although formation of a seed film is needed before formation of a metal membrane, if it also combines a seed film in an oxidization process and is made to oxidize in forming a metal membrane by plating processing, the etching removal process of a seed film can be eliminated. Thereby, since the number of processes of the formation process of a metal electrode is reducible, it becomes still more advantageous to improvement in productive efficiency.

[0010] The manufacture method of the above-mentioned semiconductor device may include further the process which forms insulator layers (passivation film), such as a nitride, on a semiconductor substrate, and the process which forms opening which exposes the pad section of internal wiring to this insulator layer, and may be made to perform the process after formation of the above-mentioned metal membrane next. In this case, the metal electrode connected to the pad section can be formed by covering locally the position of the right above of the above-mentioned pad section by the mask film.

[0011] In addition, the implantation of oxygen ion can perform and also the above-mentioned oxidization process can be performed by oxidizing the front face (front face of the metal membrane exposed from the mask film) of a semiconductor substrate by the anode oxidation method which used the semiconductor substrate side as the anode plate. Moreover, what is necessary is just to ***** the surface section of the metallic oxide of the front face of the semiconductor substrate after an oxidization process to project the metal-electrode section rather than the circumference. Etching reagents, such as fluoric acid, can be used for this etching.

[0012] Invention according to claim 4 is a semiconductor device characterized by including the insulating oxide layer which consists of an oxide of the metal which is close to the circumference of the metal-electrode section formed on the semiconductor substrate, and this metal-electrode section, is formed, and serves as material of the metal-electrode section concerned. Since the semiconductor device of this structure can be produced by the claim 1 or the method of invention of three, therefore the metal-electrode section can be formed efficiently, good productive efficiency is realizable.

[0013]

[Embodiments of the Invention] Below, the form of implementation of this invention is explained in detail with reference to an accompanying drawing. Drawing 1 is the cross section showing the manufacture method of the semiconductor device concerning 1 operation form of this invention in order of a process. As shown in drawing 1 (a), internal wiring is formed on the layer insulation film 2 formed on the semiconductor substrate 1, and the pad section 3 is formed in the predetermined position. On the layer insulation film 2, the passivation film 4 which consists of a silicon nitride film is formed. Opening 5 is formed in the position corresponding to the pad section 3 at this passivation film 4.

[0014] From this state, the barrier metal film 6 which consists of TiW, and the seed film 7 of plating accumulate in order by the sputter on the semiconductor substrate 1 (drawing 1 (b)). And a metal membrane 9 is made to accumulate on the whole surface with electrolysis plating or electroless plating (drawing 1 (c)). Thickness (thickness from the front face of the passivation film 4) of a metal membrane 9 is set to 10-15 micrometers. A metal membrane 9 and the seed

film 7 consist of the same metallic material, and, generally a metal or copper is applied.

[0015] From this state, the wrap resist film 8 is locally formed in the field of right above [of the pad section 3], i.e., right above [of opening 5], (drawing 1 (d)). Thickness of this resist film 8 is set to about 5 micrometers. The thin resist film 8 of this level can be formed by short-time exposure processing. Subsequently, implantation (for example, acceleration voltage is taken as 1-2MeV.) of oxygen ion is performed by using the resist film 8 as a mask (drawing 1 (d)). In a metal membrane 9, the field exposed from the resist film 8 oxidizes by this, it becomes the insulating oxide (for example, gold oxide or a copper oxide) of the metal concerned, and oxide-layer 9B is formed (drawing 1 (e)). At this time, the barrier metal film 6 and the seed film 7 also oxidize simultaneously. By this, the metal membrane [directly under] 9 of the resist film 8 will constitute metal-electrode section 9A (bump) isolated on the passivation film 4. Oxide-layer 9B will be close to the circumference of metal-electrode section 9A, and oxide-layer 9B and metal-electrode section 9A will be in a flat-tapped state.

[0016] Then, the resist film 8 exfoliates and a semiconductor device is completed (drawing 1 (e)). What is necessary is for etching using fluoric acid just to remove the surface section 10 of oxide-layer 9B close to metal-electrode section 9A, for example, as a two-dot chain line shows, if it is necessary to upheave metal-electrode section 9A rather than a surrounding front face. Thus, according to this operation form, metal-electrode section 9A isolated electrically can be formed on the passivation film 4 by oxidation treatment (implantation of oxygen ion) which deposited the metal membrane 9 which consists of material of metal-electrode section 9A on the semiconductor substrate 1, carried out pattern formation of the resist film 8 on this metal membrane 9, and made this the mask. In this case, the resist film 8 used is easy to be the thing of a thin film, and since the barrier metal film 6 and the seed film 7 also oxidize simultaneously at the time of oxidation treatment, there is also no need for these etching removal. Therefore, as compared with the former, it is a short time and few processing of the number of processes can realize formation of metal-electrode section 9A of the front face of the semiconductor substrate 1. the productive efficiency of a semiconductor device can be boiled markedly by this, and it can improve

[0017] Drawing 2 is the cross section showing the manufacture method of the semiconductor device concerning the 2nd operation gestalt of this invention in order of a process. The same reference mark as the case of drawing 1 is attached and shown in the portion corresponding to each part shown in above-mentioned drawing 1 in this drawing 2. From the state of drawing 2 (a) where the metal membrane 9 was formed through the same process as drawing 1 (a) - (c) with this operation gestalt The insulator layer 15 which consists of a silicon oxide or a silicon nitride is formed on a metal membrane 9. further on this insulator layer 15 The thin resist film 16 (for example, 5000Å - 1 micrometer thickness) which covers locally the field of the right above (namely, right above [of opening 5]) of the pad section 3 is formed (drawing 2 (b)).

[0018] From this state, an insulator layer 15 is alternatively removed by etching used as the mask, and the resist film 16 is exposed for a metal membrane 9 in fields other than the field of the right above of the pad section 3 (drawing 2 (c)). In this state, the remains portions of the resist film 16 and an insulator layer 15 serve as the wrap mask film 20 locally in the field of the right above of the pad section 3. Subsequently, implantation of oxygen ion is performed by using this mask film 20 as a mask (drawing 2 (d)). Thereby, in the field which is not covered by the mask film 20, a metal membrane 9 oxidizes, insulating metallic-oxide layer 9B is formed, and the metal membrane 9 left behind to the field [directly under] of the mask film 20 becomes metal-electrode section 9A (refer to drawing 1 (e)).

[0019] If the resist film 16 and an insulator layer 15 are removed and metal-electrode section 9A is exposed after this, the semiconductor device of the structure shown in drawing 1 (e) will be obtained. The point which may carry out etching removal of the surface section 10 of oxide-layer 9B if needed is the same as that of the case of an above-mentioned operation form. Thus, with this operation form, the mask film 20 is constituted from two-layer [of an insulator layer 15 and the resist film 16], and, thereby, invasion of oxygen ion to the field [directly under] of the mask film 20 can be effectively prevented in an oxidization process (drawing 2 (d)). Therefore, the resist film 16 can be made still thinner than the 1st operation form explained using drawing 1, and can shorten the exposure processing time for the patterning further.

[0020] As mentioned above, although two operation forms of this invention were explained, this invention can be carried out with other forms. For example, although [an above-mentioned operation form] a metal membrane 9 is formed by the galvanizing method, you may deposit a metal membrane 9 by other methods, such as a spatter. When based on a spatter, formation of the seed film 7 is unnecessary. Moreover, although [an above-mentioned operation form] a metal membrane 9 is oxidized with the implantation of oxygen ion, other processings of an anode oxidation method etc. can be used for oxidation treatment of a metal membrane 9. When using an anode oxidation method, the part which has exposed the semiconductor substrate 1 from the mask film in a metal membrane 9 by passing current as an anode plate of a cell can be oxidized from a front face.

[0021] Moreover, although it is carrying out where the resist film 16 is left, the oxidization process (drawing 2 (d)) in the 2nd above-mentioned operation gestalt may perform an oxidization process, after removing this resist film 16. In this case, a mask film will consist of only insulator layers 15. In addition, it is possible to perform design changes various in the range of the matter indicated by the claim.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture approach of the semiconductor device characterized by to include the oxidation process which changes the part exposed from the above-mentioned mask film of the above-mentioned metal membrane by performing oxidation treatment to the exposure front face of a semi-conductor substrate in which the process which forms the wrap mask film selectively, and the above-mentioned mask film were formed in the process which forms a metal membrane on a semi-conductor substrate, and the predetermined field on this metal membrane to an insulating oxide.

[Claim 2] The manufacture approach of the semiconductor device according to claim 1 characterized by the above-mentioned mask film containing the resist film.

[Claim 3] The manufacture approach of the semiconductor device according to claim 1 or 2 characterized by including the insulator layer which the above-mentioned mask film turns into from an oxide or a nitride.

[Claim 4] The semiconductor device characterized by including the insulating oxide layer which consists of an oxide of the metal which is been [a metal / it] close and formed in the perimeter of the metal-electrode section formed on the semi-conductor substrate, and this metal-electrode section, and serves as an ingredient of the metal-electrode section concerned.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

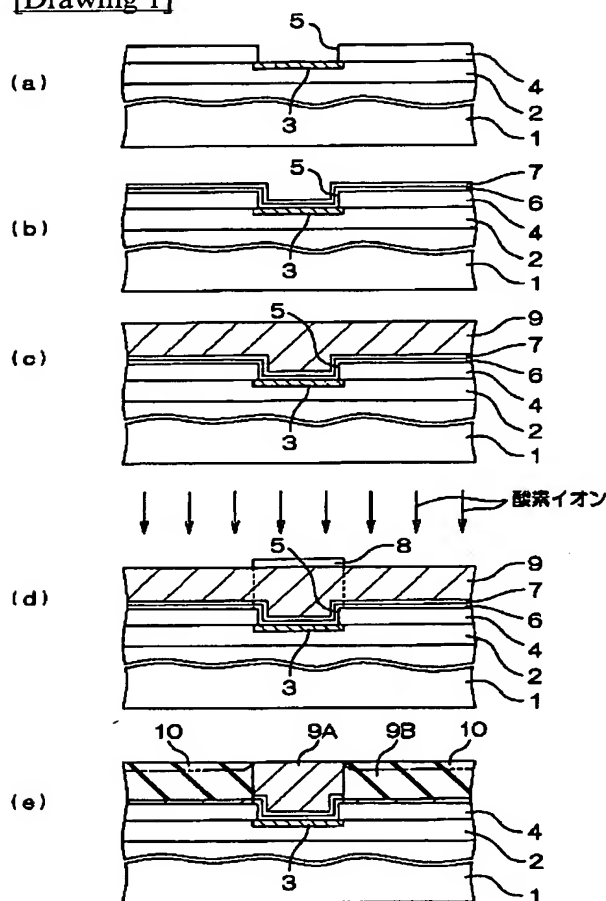
1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

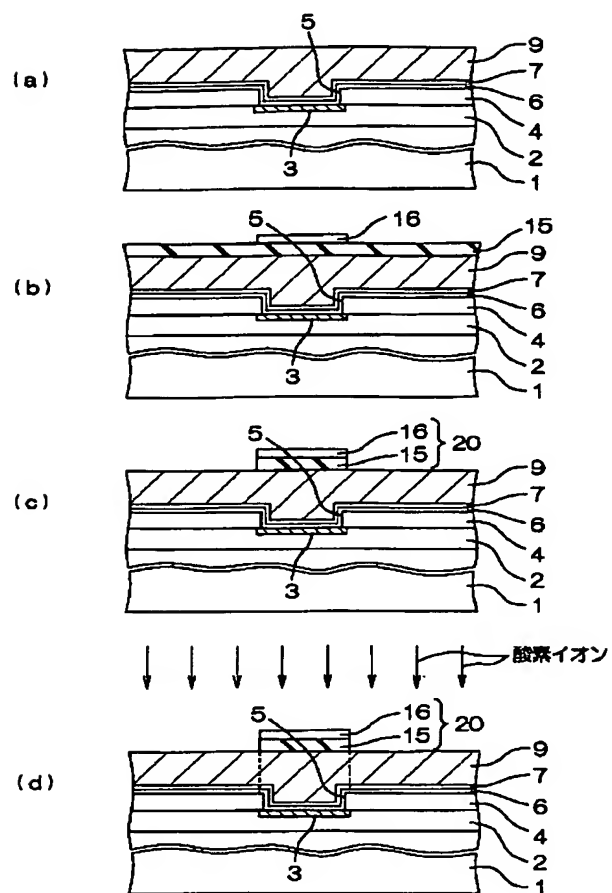
3. In the drawings, any words are not translated.

DRAWINGS

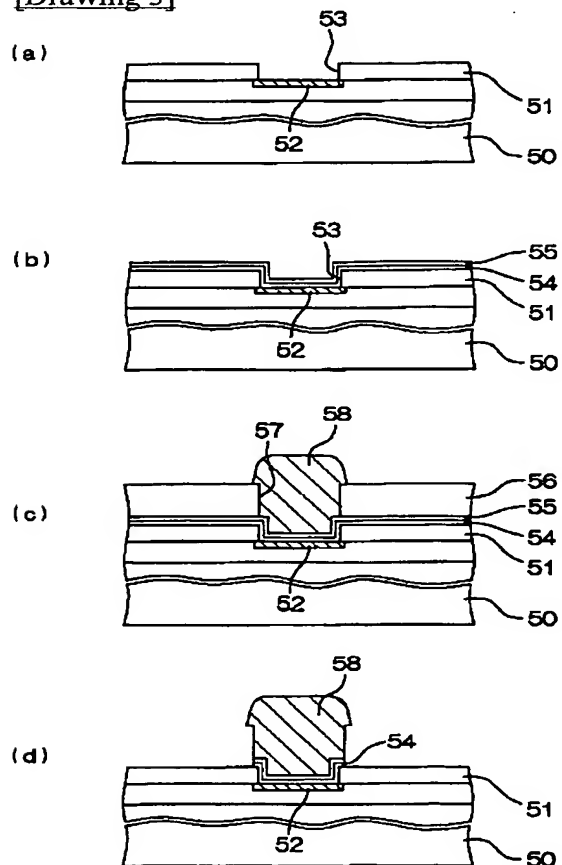
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-134544

(P2002-134544A)

(43) 公開日 平成14年5月10日 (2002.5.10)

(51) Int.Cl.

識別記号

F I

テラート (参考)

H 0 1 L 21/60

H 0 1 L 21/92

6 0 2 K

6 0 4 B

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願2000-323640 (P2000-323640)

(22) 出願日 平成12年10月24日 (2000.10.24)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院瀬崎町21番地

(72) 発明者 小堀 悦雄

京都市右京区西院瀬崎町21番地 ローム株式
会社社内

(74) 代理人 100097701

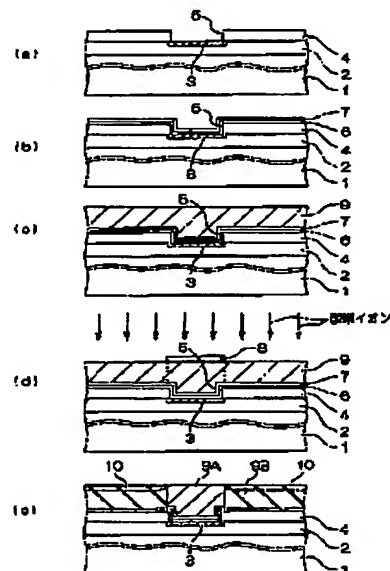
弁理士 稲岡 耕作 (外2名)

(54) 【発明の名称】 半導体装置の製造方法、および半導体装置

(57) 【要約】

【課題】 金属電極部を効率的に形成できる半導体装置の製造方法を提供する。

【解決手段】 半導体基板 1 上に金属膜 9 が形成され、この金属膜 9 上の所定領域を選択的に覆うマスク膜としてのレジスト膜 8 が形成される。このレジスト膜 8 をマスクとして、酸素イオンのインプラネーションを行うと、レジスト膜 8 で覆われていない領域では、金属膜 9 が絶縁性酸化物に変化する。こうして、酸化物層 9 B により囲まれた金属電極部 9 A が形成される。



(2)

特開2002-134544

1

2

【特許請求の範囲】

【請求項1】半導体基板上に金属膜を形成する工程と、この金属膜上の所定領域を選択的に覆うマスク膜を形成する工程と、

上記マスク膜が形成された半導体基板の露出表面に酸化処理を施すことによって、上記金属膜の上記マスク膜から露出している部分を絶縁性酸化物に変化させる酸化工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】上記マスク膜がレジスト膜を含むことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】上記マスク膜が酸化物または窒化物からなる絶縁膜を含むことを特徴とする請求項1または2記載の半導体装置の製造方法。

【請求項4】半導体基板上に形成された金属電極部と、この金属電極部の周囲に密接して形成され、当該金属電極部の材料となる金属の酸化物からなる絶縁性酸化物層を含むことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、金属電極部を表面に有する半導体装置の製造方法、およびそのような半導体装置に関する。

【0002】

【従来の技術】半導体チップ同士を重ね合わせて接合したり、半導体チップを基板上にフリップチップボンディングする場合などには、表面に金属電極部としてのパンプを有する半導体チップが用いられる。半導体チップの基となる半導体基板上にパンプを形成する工程では、図3に示すように、半導体基板50上に窒化シリコン膜51が形成され、内部回路に接続された内部配線のパッド部52に対応する位置において窒化シリコン膜51に開口53が形成される（図3(a)）。そして、この状態の半導体基板50の表面にバリア金属膜54およびシード膜55が順に積層される（図3(b)）。さらに、フォトリソグラフィによりレジスト膜56がパターン形成され、この状態で金または銅めっきが行われる（図3(c)）。レジスト膜56には、開口53に整合する開口57が形成されていて、めっき工程では、パッド部52上にパンプ58が形成されることになる。その後、レジスト膜56を剥離し、バリア金属膜54およびシード膜55の不要部分をエッチングで除去することにより、表面から隆起したパンプ58を有する半導体装置が得られる（図3(d)）。

【0003】

【発明が解決しようとする課題】パンプ58は、パッド部52を保護しつつ、他の半導体チップ等との接続を良好に行う機能を担っており、このような機能の実現のためには、窒化シリコン膜51の表面から少なくとも10～15μm程度の厚みが必要とされる。そのため、上述のようなパンプの形成工程では、レジスト膜56を、た

とえば20μm程度の膜厚に厚く形成するようにしている。

【0004】しかし、このような厚いレジスト膜56のパターニングには、フォトリソ工程における露光処理に長時間を要し、そのために生産効率が阻害されるという問題がある。すなわち、半導体装置の内部構造を形成するための露光のパターニングに用いられる通常のレジスト膜の膜厚は1～2μmであるので、このような場合に比較すると、約10倍の露光時間が必要とされる。

また、上述の従来技術では、レジスト膜56の剥離後に、シード膜55およびバリア金属膜54の不要部分のエッチング除去工程が必要であり、工程数が多く、したがって生産効率の向上が阻害されていた。

【0005】そこで、この発明の目的は、上述の技術的課題を解決し、金属電極部を効率的に形成することができ、これにより生産効率の向上に資することができる半導体装置の製造方法を提供することである。また、この発明の他の目的は、金属電極部を効率的に形成することが可能な半導体装置を提供することである。

【0006】

【課題を解決するための手段および発明の効果】上記の目的を達成するための請求項1記載の発明は、半導体基板上に金属膜を形成する工程と、この金属膜上の所定領域を選択的に覆うマスク膜を形成する工程と、上記マスク膜が形成された半導体基板の露出表面に酸化処理を施すことによって、上記金属膜の上記マスク膜から露出している部分を絶縁性酸化物に変化させる酸化工程を含むことを特徴とする半導体装置の製造方法である。

【0007】この発明によれば、金属膜上に形成されたマスク膜をマスクとした酸化処理によって、マスク膜から露出している領域の金属膜が選択的に酸化される。これにより、マスク膜下には金属膜が残し、その周囲に密接して絶縁性の酸化物層が形成されることになる。よって、マスク膜下の金属膜を金属電極として使用することができる。マスク膜は、請求項2に記載したように、レジスト膜であってもよい。レジスト膜が単独で用いられる場合には、このレジスト膜の厚さは、金属膜の表面から当該金属膜の深さまでの酸化処理に耐えることができるように選択されればよい。具体的には、たとえば、金属膜の膜厚が10～15μmであれば、レジスト膜の膜厚は、5μm程度であればよい。

【0008】また、マスク膜は、請求項3に記載したように、酸化物または窒化物からなる絶縁膜を含むものであってもよい。すなわち、たとえば、金属膜上に絶縁膜を形成し、その上にレジスト膜を積層するようにしてもよい。これにより、酸化工程におけるマスク膜の直下の金属膜の酸化を確実に防止できる。また、レジスト膜の膜厚をさらに薄くできるという利点もある。すなわち、レジスト膜の厚さは、たとえば、5000Å～1μm程度とすることができる。このレジスト膜は、絶縁膜をマ

(3)

特開2002-134544

3

スクパターンにパターンニングする際のマスクとして兼用できる。

【0009】このように、この発明によれば、薄いレジスト膜などからなるマスク膜を用いて半導体基板上に金属膜を局所的に形成することが可能となり、この局所的に形成された金属膜を金属電極として用いることができる。これにより、レジスト膜の露光処理に長時間を要することがなくなるから、金属電極の形成工程の所要時間を短縮でき、半導体装置の生産効率の向上に寄与することができる。金属膜には、たとえば、金または銅をその材料として用いることができ、その形成には、めっき法（電解めっきまたは無電解めっき）を適用できる。金属膜をめっき処理によって形成する場合には、金属膜の形成前にシード膜の形成が必要になるが、酸化工程においてシード膜も併せて酸化するようにすれば、シード膜のエッチング除去工程を排除できる。これにより、金属電極の形成工程の工程数を削減できるから、生産効率の向上にさらに有利となる。

【0010】上記半導体装置の製造方法は、半導体基板上に窒化膜などの絶縁膜（パッシベーション膜）を形成する工程と、この絶縁膜に内部配線のパッド部を露出させる開口を形成する工程とをさらに含んでもよく、この後に、上記金属膜の形成以後の工程を行うようにしてもよい。この場合に、上記パッド部の直上の位置を局所的にマスク膜で覆うことにより、パッド部に接続された金属電極を形成することができる。

【0011】なお、上記酸化工程は、酸素イオンのインプラントレーションによって行えるほか、半導体基板側を陽極とした陽極酸化法によって半導体基板の表面（マスク膜から露出した金属膜の表面）を酸化させることによっても行える。また、金属電極部を周囲よりも突出させたい場合には、酸化工程後の半導体基板の表面の金属酸化物の表層部をエッチングすればよい。このエッチングには、たとえばふっ酸などのエッチング液を用いることができる。

【0012】請求項4記載の発明は、半導体基板上に形成された金属電極部と、この金属電極部の周囲に密接して形成され、当該金属電極部の材料となる金属の酸化物からなる絶縁性酸化物層とを含むことを特徴とする半導体装置である。この構造の半導体装置は、請求項1ないし3の発明の方法により作製することができ、したがって、金属電極部の形成を効率的に行えるから、良好な生産効率を實現できる。

【0013】

【発明の実施の形態】以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。図1は、この発明の一実施形態に係る半導体装置の製造方法を工程順に示す断面図である。図1(a)に示すように、半導体基板1上に形成された層間絶縁膜2上には、内部配線が形成されていて、そのパッド部3が所定位置に設けられて

4

いる。層間絶縁膜2上には、たとえば、窒化シリコン膜からなるパッシベーション膜4が形成される。このパッシベーション膜4には、パッド部3に対応する位置に、開口5が形成される。

【0014】この状態から、半導体基板1上には、たとえばT1Wからなるバリアメタル膜6と、めっきのシード膜7とが、たとえばスパッタ法によって、順に堆積される（図1(b)）。そして、電解めっきまたは無電解めっきによって、全面に金属膜9が堆積させられる（図1(c)）。金属膜9の膜厚（パッシベーション膜4の表面からの膜厚）は、たとえば、10～15μmとされる。金属膜9とシード膜7とは同一金属材料からなり、一般的には、金または銅が適用される。

【0015】この状態から、パッド部3の直上、すなわち開口5の直上の領域を局所的に覆うレジスト膜8が形成される（図1(d)）。このレジスト膜8の膜厚は、たとえば、5μm程度とされる。この程度の薄いレジスト膜8は、短時間の露光処理により形成することができる。ついで、レジスト膜8をマスクとして、酸素イオンのインプラントレーション（たとえば、加速電圧は1～2 MeVとする。）が行われる（図1(d)）。これにより、金属膜9において、レジスト膜8から露出している領域が酸化されて、当該金属の絶縁性酸化物（たとえば、酸化金または酸化銅）となって、酸化物層9Bを形成する（図1(e)）。このとき、バリアメタル膜6およびシード膜7も同時に酸化される。これにより、レジスト膜8の直下の金属膜9は、パッシベーション膜4上において孤立した金属電極部9A（パンプ）を構成することになる。酸化物層9Bは、金属電極部9Aの周囲に密接されることになり、酸化物層9Bと金属電極部9Aとは面一の状態となる。

【0016】この後、レジスト膜8が剥離されて半導体装置が完成する（図1(e)）。もしも、金属電極部9Aを周囲の表面よりも隆起させる必要があれば、たとえば、ふっ酸を用いたエッチングにより、二点鎖線で示すように、金属電極部9Aに密接している酸化物層9Bの表層部10を除去すればよい。このようにこの実施形態によれば、金属電極部9Aの材料からなる金属膜9を半導体基板1上に堆積し、この金属膜9上にレジスト膜8をパターン形成して、これをマスクとした酸化処理（酸素イオンのインプラントレーション）によって、パッシベーション膜4上において電気的に孤立した金属電極部9Aを形成することができる。この際に用いられるレジスト膜8は薄膜のものでよく、また、酸化処理時にバリアメタル膜6およびシード膜7も同時に酸化されるので、これらのエッチング除去の必要もない。したがって、半導体基板1の表面の金属電極部9Aの形成は、従来に比較して短時間で、かつ工程数の少ない処理により実現できる。これにより、半導体装置の生産効率を格段に向上することができる。

(4)

特開2002-134544

5

6

【0017】図2は、この発明の第2の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。この図2において上述の図1に示された各部に対応する部分には、図1の場合と同一の参照符号を付して示す。この実施形態では、図1(a)～(c)と同様の工程を経て金属膜9が形成された図2(a)の状態から、金属膜9上に酸化シリコンまたは窒化シリコンからなる絶縁膜15が形成され、さらにこの絶縁膜15上には、パッド部3の直上（すなわち、開口5の直上）の領域を局部的に覆う薄いレジスト膜16（たとえば、5000Å～1μmの膜厚）が形成される（図2(b)）。

【0018】この状態から、レジスト膜16をマスクとしたエッチングにより、絶縁膜15が選択的に除去され、パッド部3の直上の領域以外の領域において金属膜9が露出させられる（図2(c)）。この状態では、レジスト膜16および絶縁膜15の残留部分は、パッド部3の直上の領域を局部的に覆うマスク膜20となる。次いで、このマスク膜20をマスクとして、酸素イオンのインプラントーションが行われる（図2(d)）。これにより、マスク膜20で覆われていない領域では、金属膜9が酸化されて絶縁性金属酸化物層9Bが形成され、マスク膜20の直下の領域に残された金属膜9は金属電極部9Aとなる（図1(e)参照）。

【0019】この後は、レジスト膜16および絶縁膜15を除去して金属電極部9Aを露出させれば、図1(e)に示す構造の半導体装置が得られる。酸化物層9Bの剥離部10を必要に応じてエッチング除去してもよい点は、上述の実施形態の場合と同様である。このように、この実施形態では、マスク膜20を絶縁膜15とレジスト膜16との2層で構成しており、これにより、酸化工程（図2(d)）において、マスク膜20の直下の領域への酸素イオンの侵入を効果的に防止できる。そのため、レジスト膜16は、図1を用いて説明した第1の実施形態よりもさらに薄くすることができ、そのパターニングのための露光処理時間をさらに短縮できる。

【0020】以上、この発明の2つの実施形態について説明したが、この発明は、他の形態でも実施することが可能である。たとえば、上述の実施形態では、金属膜9

の形成をめっき法によって行うこととしたが、スパッタ法などの他の方法によって金属膜9の堆積を行ってもよい。スパッタ法による場合には、シード膜7の形成は不要である。また、上述の実施形態では、金属膜9の酸化を酸素イオンのインプラントーションによって行うこととしたが、金属膜9の酸化処理には、陽極酸化法などの他の処理を用いることができる。陽極酸化法を用いる場合には、半導体基板1を電池の陽極として電流を流すことによって、金属膜9においてマスク膜から露出している部位を表面から酸化することができる。

【0021】また、上述の第2の実施形態における酸化工程（図2(d)）は、レジスト膜16を残した状態でを行っているが、このレジスト膜16を除去した後酸化工程を行ってもよい。この場合は、マスク膜は絶縁膜15だけで構成されることになる。その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【図面の簡単な説明】

【図1】この発明の第1の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【図2】この発明の第2の実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

【図3】従来のパンプ形成方法を工程順に示す断面図である。

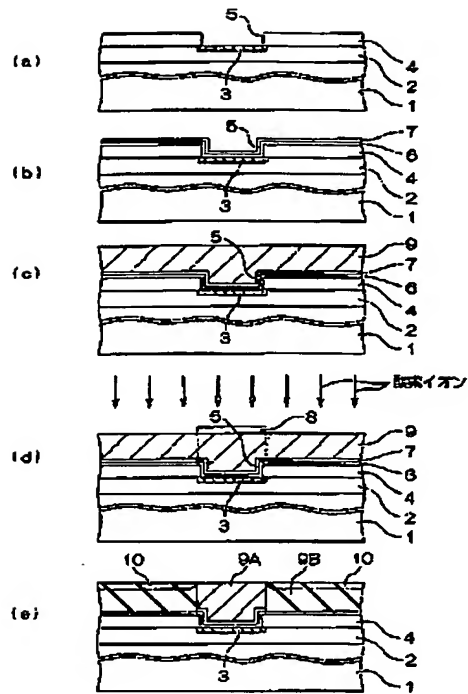
【符号の説明】

- | | |
|----|-----------|
| 1 | 半導体基板 |
| 3 | パッド部 |
| 4 | パッシベーション膜 |
| 5 | 開口 |
| 6 | バリアメタル膜 |
| 7 | シード膜 |
| 8 | レジスト膜 |
| 9 | 金属膜 |
| 9A | 金属電極部 |
| 9B | 酸化物層 |
| 15 | 絶縁膜 |
| 16 | レジスト膜 |
| 20 | マスク膜 |

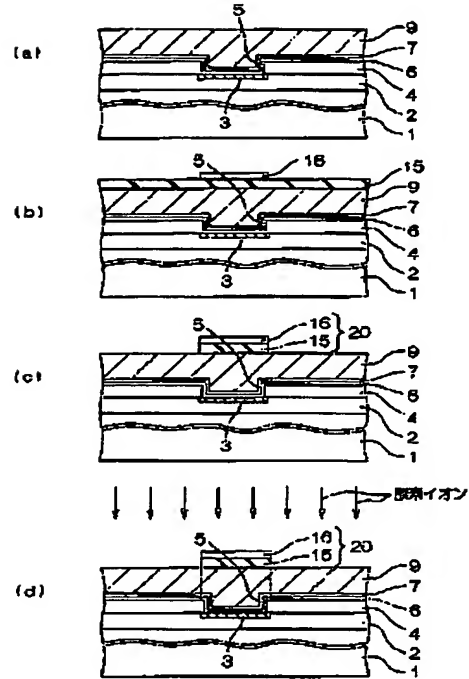
(5)

特開2002-134544

【図1】



【図2】



(5)

特開2002-134544

【図3】

